

## PLACAS DE ADQUISICION Y CONTROL PARA PCs

La presente nota técnica describe las principales características de las placas de adquisición que operan sobre el bus de una PC.

La posibilidad de adquirir, almacenar y presentar información en tiempo real, sumada a la capacidad de procesamiento, hacen del conjunto placas - PC, un sistema económico y eficiente.

### 1.0 Introducción

Los sistemas de adquisición y control suelen ser muy variados y tradicionalmente se los asocia al ámbito industrial, posiblemente por ser allí donde han tenido su primera inserción. Sin embargo, su empleo se extiende hoy a la telefonía, transporte, medicina, agricultura, laboratorios de ensayo, sistemas de provisión de energía, clasificación postal, etc. El presente artículo describe las principales características de las placas de adquisición que operan sobre el bus de un PC.

La principal ventaja en el uso de adquisidores incorporados en una PC radica en la posibilidad de adquirir y generar información en tiempo real, sobre todo cuando el proceso debe realizarse a alta velocidad. A esta característica se le adiciona la capacidad de procesamiento de la información disponible en una PC, la posibilidad de almacenar la

información en disco, las alternativas de graficación en tiempo real, el envío de la información hacia otros dispositivos (comunicaciones), el pos-procesamiento mediante planillas de cálculo y/o base de datos, etc. Los bajos costos de las PCs y la disponibilidad de software en el mercado, tanto para el desarrollo, como el de utilitarios, hacen esta opción atractiva para múltiples aplicaciones.

### 2.0 Descripción de un sistema de adquisición

La figura 1 muestra un diagrama en bloques de un sistema de adquisición y control. Se compone de diversas etapas: un conversor analógico-digital y otro digital-analógico, diversos ports de entradas y salidas digitales, temporizadores y contadores, todos ellos conectados a un bus común. El computador accede mediante el bus a los mencionados dispositivos.

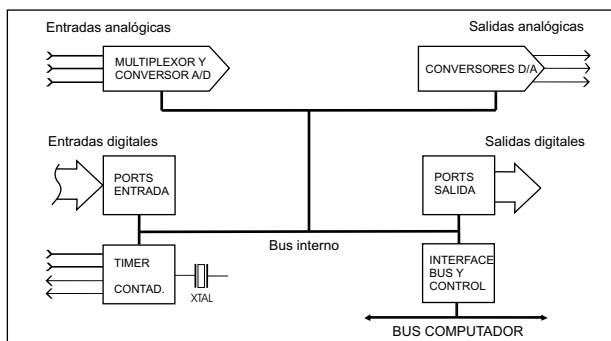


Figura 1. Diagrama en bloques de un sistema de adquisición y control

La información a adquirir proviene de algún evento físico que se desea evaluar, por ejemplo: peso, velocidad, temperatura, humedad, caudal. Los ejemplos mencionados corresponden a eventos conocidos bajo el nombre de analógicos. Un adecuado transductor (sensor) convierte la magnitud de la variable física en un equivalente de tensión eléctrica. Las tensiones son ingresadas por las entradas analógicas y convertidas a un valor digital, valor de fácil procesamiento para el computador. El conversor A/D realiza la mencionada conversión.

El otro tipo de información tiene características digitales, por ejemplo: la presencia o ausencia de marcas sobre un papel, el estado de una válvula de paso (sí/no), la ubicación en que se halla un selector telefónico, etc. Esta información se ingresa por las entradas digitales.

La función de control consiste en enviar una o más señales hacia un dispositivo actuador. Por ejemplo: gobernar el cierre o apertura de una válvula solenoide; producir el arranque de un motor mediante el accionamiento de un relevador o un triac; proveer una tensión programable para regular la velocidad de un motor de CC, etc. Los dos primeros ejemplos se realizan vía las salidas digitales, el último a través de una salida analógica.

Temporizadores y contadores cumplen diversas tareas. La más obvia se halla relacionada a las funciones de contabilidad de pulsos, por ejemplo: para contar piezas, determinar velocidades (mediante shaft encoder), calcular frecuencias ó períodos, etc. Los temporizadores son auxiliares indispensables para realizar funciones de adquisición y control a intervalos programables: sus salidas se utilizan para activar las interrupciones del computador.

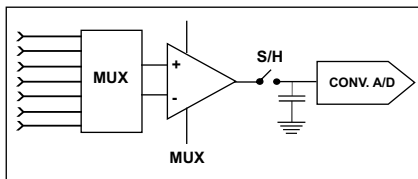


Figura 2. Etapas para realizar la adquisición de señales analógicas.

### 3.0 Conversión analógica/digital

La figura 2 muestra las etapas para realizar la adquisición de señales analógicas. Se compone de un multiplexor (MUX), un amplificador, una etapa de muestreo y retención (S/H) y el conversor A/D propiamente dicho.

**3.1 Multiplexor (MUX).** Permite seleccionar una de las entradas analógicas (canales). Usualmente se trata de dispositivos electrónicos con transistores del tipo MOS operando como llaves. El MUX debe tener capacidad para operar con señales de entrada unipolares o bipolares (excursiones de tensión en un sólo sentido o excursiones positivas y negativas). La selección del canal se realiza bajo control del programa.

Por su ubicación circuital, el MUX debe hallarse protegido contra sobre-tensiones en las entradas. Otra característica deseable es que el MUX primero desarme la conexión en curso para luego conectar el nuevo canal seleccionado (break-before-make). Si bien estos multiplexores son más costosos, garantizan que no se produzcan impulsos de corriente entre canales en el momento de la conmutación.

**3.2 Amplificador.** Si las señales a evaluar son de pequeña amplitud, se hace necesario el empleo de un amplificador. Los amplificadores de instrumentación son los más empleados, ofrecen la posibilidad de operar con sus entradas en forma balanceada y presentan un excelente rechazo a las señales en modo común. Otra característica deseable es que la ganancia pueda seleccionarse por programa, lo que permite una óptima adaptación a los diversos niveles de señales que se utilizan en la práctica.

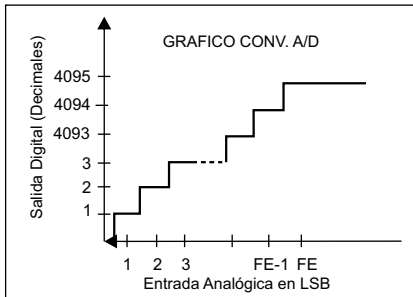
Cuando el amplificador es de acoplamiento en CC, que es el caso común en la práctica, debe tenerse en cuenta el desplazamiento térmico (offset). A modo de estimación puede considerarse bueno un valor igual o menor a 1 LSB (bit menos significativo) dentro del rango térmico de operación.

**3.3 Muestreo y retención (S/H).** Durante el tiempo que se produce la conversión, la señal que ingresa al conversor debe mantenerse estable. La unidad S/H garantiza esta condición (fig 2). Durante el muestreo, la llave

permanece cerrada y la tensión sobre el capacitor sigue las variaciones de la señal. En el momento de la conversión, la llave se abre y el capacitor retiene el último valor de tensión adquirido.

En algunas aplicaciones, por ejemplo en la evaluación de ensayos destructivos, resulta necesario que las muestras sean tomadas en el mismo instante. En estos casos resulta útil disponer de un S/H por canal de entrada; realizada la retención simultánea, se procede luego a la conversión por canal.

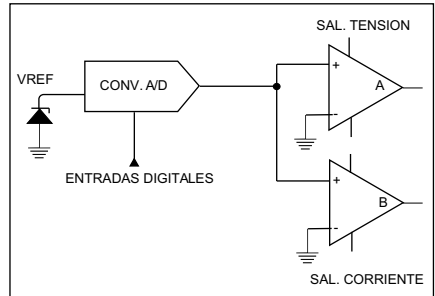
En sistemas menos elaborados se suprime la etapa de S/H, con el supuesto que la señal no crece más que un LSB durante el tiempo de conversión. Esto reduce considerablemente la frecuencia de la señal a evaluar. Por ejemplo, para un tiempo de conversión de 10µseg, resolución 12 bits y 5V de pico de una señal senoidal, tendremos que la máxima frecuencia que puede adquirirse será 7,77 Hz. Por arriba de esta frecuencia se producirá distorsión en los puntos de máxima pendiente.



**Figura 3.** Gráfico que vincula la entrada analógica y el valor digital resultante para un convertor de 12 bits.

**3.4 Convertor A/D.** Esta unidad entrega un valor digital equivalente a la tensión analógica de entrada. La resolución del convertor se halla vinculada a la cantidad de bits capaz de proveer sobre sus salidas: en la práctica 8, 12, 16 y 18 bits. La figura 3 muestra un gráfico que vincula la entrada analógica y el valor digital resultante para un convertor de 12 bits.

La codificación para una entrada analógica unipolar corresponde al binario puro, en tanto para una entrada bipolar al binario desplazado.



**Figura 4.** Esquema de un convertor digital/analógico.

La expresión que sigue da el valor analógico ( $V_a$ ) en función del valor digital ( $V_d$ ) obtenido como producto de la conversión; la expresión es válida para señales unipolares.

$$V_a = FE \cdot V_d / 2^n$$

FE Fondo de escala.  
n Número de bits.

El Fondo de Escala es el máximo valor analógico posible de convertir (equivale al fondo de escala de un voltímetro). En tanto n es el número de bits del convertor A/D. La expresión  $2^n$  expresa la cantidad de escalones que componen el gráfico de conversión. Cada escalón corresponde a un salto discreto de valor igual a  $FE/2^n$ ; este salto equivale al cambio de un LSB.

Un parámetro de interés es el tiempo de conversión. Las unidades A/D cuentan con una entrada que da inicio a la conversión (START) y una salida (EOC) que indica que se halla disponible la información en forma digital (End Off Conversion). El tiempo que media entre el inicio y fin se denomina tiempo de conversión.

La velocidad de adquisición indica la cantidad de muestras que es posible realizar por segundo. En este parámetro interviene el tiempo de conversión, pero no es el único factor que interviene. También deben tenerse en cuenta la velocidad del procesador y el procedimiento de traslado de la información a la memoria.

Existen diversos tipos de convertidores A/D, mencionándose a continuación los rasgos más sobresalientes de algunos de ellos.

. Convertor paralelo (flash). Se compone de un grupo de comparadores y un codificador.

Es el más rápido de los conversores; la velocidad se halla entre 30 y 500 millones de muestras por segundo (MPSS). Se utilizan, entre otras aplicaciones, para digitalizar señales de video, en osciloscopios digitales o receptores de radar. La resolución es de 6,8 ó 12 bits.

. Conversor de aproximaciones sucesivas. Utilizan un conversor D/A, un comparador y un registro de aproximaciones sucesivas. El tiempo de conversión se halla comprendido entre 3 y 100µseg (20K a 100K muestras por segundo). Las unidades comerciales suelen ser de 8, 10, 12, 14 ó 16 bits.

. Conversor de doble rampa. Se basa en el uso de un contador, un comparador y un integrador. Usualmente cuentan con una resolución de 12, 16 ó 18 bits. La conversión es lenta comparado con los anteriores tipos y es del orden de 30 a 100 muestras por segundo.

**3.5 Filtros antialias.** De acuerdo a la teoría de muestreo (Nyquist), se deben adquirir muestras de una señal por lo menos al doble de su frecuencia. Operando a una determinada velocidad de adquisición, aparecerá tras la conversión una señal errónea de baja frecuencia denominada «alias»; esto ocurre si se está evaluando una señal de frecuencia superior a la de muestreo, o bien con contenido armónico importante a frecuencias mayores a la de muestreo. Para evitar el mencionado problema se deberá operar a la máxima velocidad que admite el conversor; además resulta útil disponer en el sistema un filtro pasabajo que elimine las armónicas de alta frecuencia. El filtro se denomina antialias y generalmente se lo incorpora en la etapa amplificadora.

**3.6 Especificaciones de un conversor A/D.** A modo de ejemplo se presentan las especificaciones de la etapa conversora A/D de la placa ADQ12 de microAXIAL.

| Parámetros del conversor D/A de 12 bits, placa DAQ12-M |              |            |             |              |
|--|--------------|------------|-------------|--------------|
|  | Rango        | Resolución | % del rango | Nro. Cuentas |
| Tensión unipolar                                       | 0V a         |            |             |              |
| Tensión bipolar  | -5V a +5V    | 2,44mV     |             |              |
| Corriente  | +4mA a +20mA | 4,88µA     | 0,024%      | 3276         |
| Corriente  | +0mA a +20mA | 4,88µA     | 0,024%      | 4096         |

- . Conversor A/D 12bits de aproximaciones sucesivas. Resolución: 1/4096.
- . Tiempo de conversión: 10µseg.
- . Velocidad de adquisición: 64000 muestras/seg.
- . Entradas balanceadas / desbalanceadas: 8/16.
- . Multiplexor break-before-make.
- . Ganancia: 4 rangos seleccionables por software.
- . Rango de entrada unipolar: +5.0V, +2.0V, +1.0V, +0.5V.
- . Rango de entrada bipolar: ±5.0V, ±2.0V, ±1.0V, ±0.5V.
- . Deriva por cambio térmico: ±0.02 LSB/°C.
- . Etapa de muestreo y retención pos-amplificador.
- . Filtro antialias: pasabajo, frecuencia de corte 68KHz, 10dB/decada.

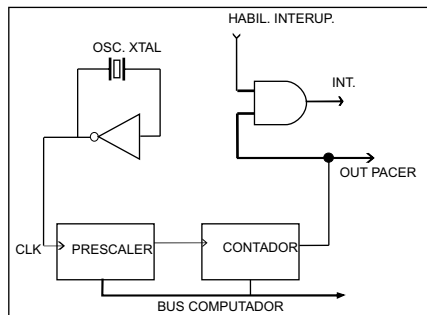


Figura 5. Esquema de un pacer (marcador).

#### 4.0 Conversión digital/análogica

El conversor D/A provee una tensión de salida proporcional al valor digital que se coloque en sus entradas; estas entradas son gobernadas desde la PC. La resolución depende de la cantidad de entradas digitales, en la práctica 8, 12 ó 16 bits.

La tensión de salidas puede ser unipolar o bipolar; se suelen también proveer salidas de corriente. En la figura 4 se muestra un esquema del conversor.

La tensión de salida en función de los valores digitales de entradas puede determinarse mediante la siguiente expresión (unipolar):

$V_{\text{salida}} = V_d \cdot V_{\text{REF}} \cdot A / 2^n$   
 $V_d$  Valor digital  
 $V_{\text{REF}}$  Tensión de referencia  
 $A$  Ganancia etapa amplificadora.  
 $N$  Número de bits.

Otro parámetro de interés es el tiempo de conversión: es el que media entre el instante en que se coloca un valor digital y el momento en que aparece la nueva tensión en la salida. Los órdenes prácticos varían según los modelos entre 50 nseg a 30 µseg.

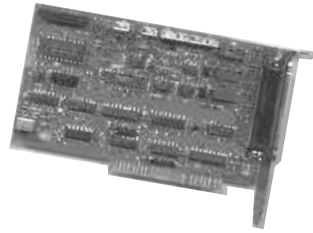
En la tabla se muestran los valores correspondientes al módulo de conversión D/A de 12 bits modelo DAQ12-M.

## 5.0 Funciones temporales

Se hace referencia a las funciones temporales al adquirir o transmitir datos a intervalos programables, contar eventos, ejecutar rutinas en intervalos determinados, medir frecuencia o período, fijar demoras con precisión, etc. Estas funciones se logran mediante el uso de pacers, contadores y osciladores (clock).

**5.1 Pacer.** La figura 5 ilustra el esquema de un pacer (marcador). Dispone de un divisor de frecuencia (prescaler) y un contador, ambos programables, además de un oscilador a cristal que opera como base de tiempo (reloj). Una vez fijado por programa un valor inicial en el contador, se dispara una cuenta descendente desde el valor inicial hasta arribar a cero. El ritmo de caída lo impone la frecuencia del cristal y el valor definido en el divisor. Cuando la cuenta llega a cero, el contador genera un pulso de «marcación»; este pulso es utilizado para activar una de las interrupciones del computador. El procedimiento permite tomar muestras a intervalos programables, donde el ritmo de muestras lo marca el pacer; más aún, si se opera con las interrupciones, el procedimiento permite tomar muestras subterráneamente al proceso en curso en la PC.

El pacer puede también emplearse como «watch dog». Consiste en que el programa que gobierna el sistema bajo control reactualice periódicamente el valor del contador, evitando que llegue a cero. Si la interrupción ocurre, significará que el programa ha excedido su tiempo de operación, o bien que se ha perdido control



Placa ADQ12 de microAXIAL.

sobre el computador. La rutina de servicio, ligada a la interrupción, alertará sobre la mencionada situación. En caso extremo es posible conectar la salida del contador a la entrada de reset de la PC; si la cuenta llega arriba a cero, se reinicia desde el encendido la actividad del computador.

Finalmente, el pacer permite la práctica de la programación multitarea, acompañado de un programa que distribuya el tiempo del procesador entre diversas rutinas.

**5.2 Contadores.** La figura 6 muestra el esquema de un contador. Este puede emplearse para contar eventos, por ejemplo el número de objetos que desfilan frente a un detector opto-eléctrico. La señal a evaluar se ingresa por la entrada de reloj (CLK), que avanza una cuenta por cada objeto. El computador puede leer el estado del contador en cualquier instante. El mismo principio se utilizará para determinar la frecuencia de una señal conectada a la

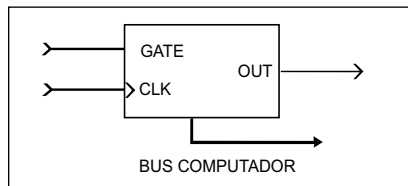


Figura 6. Esquema de un contador.

entrada de reloj. La cuenta deberá ser habilitada por un tiempo determinado vía la entrada de disparo que dispone el contador (por ejemplo 1 seg); transcurrido el lapso de tiempo, se dispondrá en el contador la frecuencia de la señal.

## 6.0 Entradas/Salidas digitales

Las entradas y salidas digitales se manejan a través de ports, normalmente de 8 bits. Como dispositivos de entrada / salida se utilizan unidades programables, por ejemplo 8255 ó 6821, o bien ports fijos. Se describen a continuación sus características, ventajas y desventajas.

**6.1 Unidades programables.** Estas permiten definir las funciones de sus terminales vía software. Por ejemplo, la unidad 8255 cuenta con tres ports de 8 bits; cada uno de ellos puede definirse como entrante o saliente. Esta flexibilidad tiene por contrapartida algunas desventajas, particularmente en lo que se refiere al manejo de los dispositivos de salida (carga), a saber: luego del encendido del sistema, la unidad pone todos sus terminales en alta impedancia a la espera que el programa que gobierna el sistema defina entradas y salidas.

Durante este lapso de tiempo, la carga queda sin control definido; este problema se acentúa al utilizar PCs, ya que la inicialización de la máquina, la carga del programa de control y su ejecución demandan tiempos considerables. Este problema se manifiesta también al realizar un reset del computador.

La otra desventaja es la baja corriente de salida con que operan, lo cual se resuelve utilizando buffers; sin embargo se pierde la posibilidad de programar con facilidad las funciones de los terminales.

Finalmente, se han observado cambios indeseados en la programación efectuada sobre los ports, originados por ruidos de origen eléctrico.

**6.2 Ports fijos.** Las entradas y salidas se hallan establecidas durante el diseño de la placa. En contraposición a la rigidez para definir el número de entradas y salidas, cuenta con interesantes ventajas en lo referente a la seguridad. Tras el encendido, o un reset del computador, los dispositivos de carga conectados en las salidas quedan bajo un estado conocido (el de reposo del sistema). Frente a una emergencia, el reset fuerza al sistema a una situación de seguridad. Algunos modelos, considerando la mencionada situación, disponen de una entrada especial a los efectos de realizar un

reset únicamente sobre los ports de salida, además de generar una interrupción o una señal de advertencia detectable desde el programa de control. Finalmente, las salidas de los ports suelen contar con buffers con alta capacidad de corriente.

Respecto de los niveles de tensión de salida, se han extendido el utilizado en la familia TTL: el nivel bajo desde 0V a 0.4V y el nivel alto desde 2.4V hasta 5.0V. Es importante la capacidad de corriente de salida, que debe ser mayor a los niveles estándar de la mencionada familia. Los motivos son diversos, en primer lugar a efectos de poder manejar en forma directa opto-acopladores, displays de múltiples segmentos o relevadores, todos ellos dispositivos de uso frecuente y que demandan corrientes mayores a 10mA. Si se utilizan líneas largas en ámbitos de ruido eléctrico, es conveniente operar con baja impedancia de carga a fin de atenuar los efectos del ruido, lo cual exige mayor capacidad de corriente del excitador. Otra alternativa frecuente es la salida a colector abierto.

Los niveles de tensión de entrada también son los utilizados por el estándar TTL. Colabora en el enmascaramiento del ruido si los dispositivos de entrada son del tipo disparador Schmitt.

A modo de ejemplo se presentan algunas de las especificaciones de la placa DIOT48 de microAXIAL.

- . Salidas digitales: 24, Tres ports fijos de 8 bits.
- . Niveles de salida TTL, corriente de salida 24mA.
- . Clear garantizado. Fuerza a clear los ports de salida tras el encendido o un reset en la PC.
- . Clear emergencia. Entrada para forzar a clear los ports de salida frente a una emergencia.
- . Entradas digitales: 24. Niveles TTL tipo disparador Schmitt.
- . Temporizador triple de 16 bits, configurable como pacer.
- . Dos entradas de interrupciones enmascarables.

**Dto. Técnico  
microAXIAL**